



17_6_3 DEVELOPPEMENT D'UN FLOT DE CO-SIMULATION HAUTES PERFORMANCES

A propos d'UPMEM

UPMEM est une start up innovante qui développe une technologie de processeur dans la mémoire (Processing-In-Memory), afin d'accélérer très fortement les calculs gourmands en données.

UPMEM est basée à Grenoble, fondée sur une équipe experte et entrepreneuriale, qui rassemble un savoir-faire pointu au niveau du design de processeur et des couches basses logicielles.

Sujet du stage

Sous la responsabilité directe du manager hardware, vous participerez au développement de notre future génération de circuit intégré. Notamment, vous serez impliqué dans le développement d'un flot de validation et de vérification de processeur visant à générer, exécuter, et vérifier des millions d'instructions par seconde.

Vous aurez les tâches et objectifs suivants :

- Génération automatisées de séquences de test aléatoires mais déterministes (opérations ALU, branchements, accès mémoire, accès DMA, synchronisations, ...)
- Exécution automatisée sur cibles multiples (simulation RTL, cible de prototypage FPGA, modèles fonctionnels, ...)
- Comparaison en temps réel des signatures des différentes cibles
- Automatisation et amélioration de la performance de la chaine complète
- Evolutions de la plateforme de prototypage (augmenter la performance, le parallélisme), et des capacités de trace du système FPGA
- Evaluation et mesure de la couverture des test associés

Votre profil

- Bonne connaissance de l'anglais technique
- Langues VHDL, Verilog, SystemVerilog, Tcl/Tk, Ruby
- Bonne connaissance du C, Scala
- Environnement unix (shell, git, ...)

Contact: hr_hw@upmem.com